

## **A fournir au format WORD exclusivement**

### **Titre : Capteurs de contrainte intégrés et simulation de systèmes intégrés sous contrainte**

Directeur(s) de Thèse : HEBRARD Luc (PR), KAMMERER Jean-Baptiste (MCF-HDR)

Unité(s) d'Accueil(s) : ICube – Equipe SMH

Établissement de rattachement : Université de Strasbourg

Collaboration(s) (s'il y a lieu) : ON-semiconductor (collaboration informelle)

Rattachement à un programme (s'il y a lieu) :

Résumé(1500 caractères au maximum) :

La puissance dissipée par les systèmes intégrés de type « smart power » et les conditions extrêmes dans lesquelles ces circuits sont souvent utilisés conduisent à la présence de très fortes contraintes thermo-mécaniques sur les puces. Les conséquences peuvent être multiples, allant de la dégradation des performances du circuit jusqu'à son éventuelle rupture. Ce sujet est fortement d'actualité et les industriels du secteur cherchent des solutions :

- 1) pour intégrer des capteurs de contrainte leur permettant de monitorer l'état du circuit
- 2) de simuler leurs circuits complexes en tenant compte des contraintes provenant des couplages thermo-mécano-électriques

L'équipe SMH a développé un simulateur de circuits intégrés thermo-électrique qu'elle a récemment étendu pour qu'il tienne compte des effets thermo-mécano-électriques. Il reste encore à développer les modèles de transistors tenant compte des effets piézo-résistifs pour tirer pleinement partie de ce simulateur multi-physique à haut-niveau. D'autre part, elle travaille depuis plus de quinze ans sur le développement de capteurs magnétiques dont la structure peut aussi servir de capteurs de contraintes. Sur ces bases, l'objectif de cette thèse est :

- 1) d'étendre le champ d'investigation de l'équipe en développant des capteurs de contrainte basés entre autres sur une adaptation des architectures de capteurs magnétiques déjà mises au point par l'équipe. On visera un capteur permettant de mesurer les 3 contraintes uniaxiales et les 3 contraintes de cisaillement.
- 2) d'introduire la piézo-résistivité dans les modèles des composants (transistors, résistances) et de développer des modèles compacts des capteurs de contraintes.
- 3) de réaliser un prototype pour valider les capteurs de contraintes et leur simulation.

Descriptif du sujet (en complément, au format Word ou pdf)